

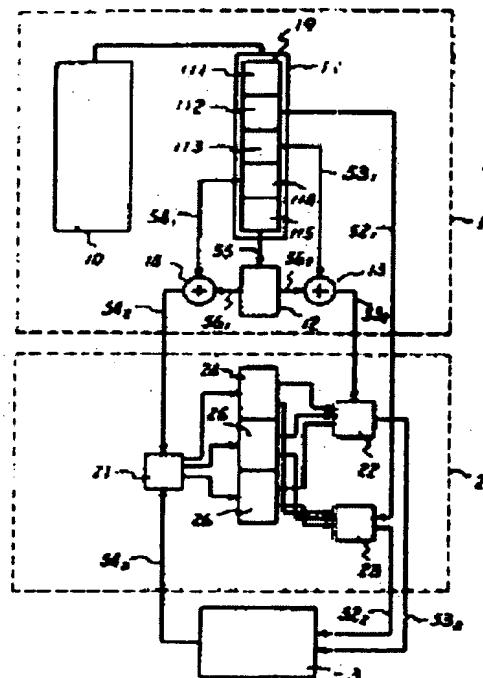
**MICROPROGRAM CONTROLLER****Equivalent of Reference 3**

**Patent number:** JP58080740  
**Publication date:** 1983-05-14  
**Inventor:** WATANABE MASANOBU  
**Applicant:** NIPPON ELECTRIC CO  
**Classification:**  
 - international: G06F9/22  
 - european: G06F9/315  
**Application number:** JP19810179316 19811109  
**Priority number(s):** JP19810179316 19811109

[Report a data error here](#)
**Abstract of JP58080740**

**PURPOSE:** To realize an effective data transfer process during a stack operation, by adding a register selecting counter to a control part and therefore using all registers for the stack operation to attain both a pop operation and a push operation with an instruction.

**CONSTITUTION:** A microprogram controller is provided with a control part 1, register part 2 and arithmetic part 3. The control part 1 includes a microprogram storage part 10, microprogram decoding part 11, adders 13 and 14, and a counter 12. The register part 2 includes selecting parts 21-23 and registers 24-26. The counter 12 is controlled by a program instruction decoded at the part 1, and the registers 24-26 are selected by the counter 12. Thus both a pop operation and a push operation are realized with just an instruction and with the selection of the registers 24-26. In such a way, an effective data transfer process is ensured in a stack operation mode.




---

Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

# Reference 3

## ⑨ 日本国特許庁 (JP) ⑩ 公開特許公報 (A)

⑪ 特許出願公開  
昭58-80740

⑤ Int. Cl.<sup>3</sup>  
G 06 F 9/22

識別記号

厅内整理番号  
8120-5B

④ 公開 昭和58年(1983)5月14日

発明の数 1  
審査請求 未請求

(全 4 頁)

### ⑥ マイクロプログラム制御装置

② 特 願 昭56-179316

② 出 願 昭56(1981)11月9日

⑦ 発明者 渡邊正信

東京都港区芝五丁目33番1号  
日本電気株式会社内

⑧ 出願人 日本電気株式会社

東京都港区芝5丁目33番1号

⑨ 代理人 弁理士 内原晋

### 明細書

発明の名称 マイクロプログラム制御装置

#### 特許請求の範囲

複数のレジスタからなるレジスタ部を有し、演算部との間のデータ転送をマイクロプログラム命令により制御する演算システムにおいて、演算レジスタの選択を、前述マイクロプログラム命令により制御されるカウンタの内容により行なうことと特徴とするマイクロプログラム制御装置。

#### 発明の詳細な説明

本発明は、マイクロプログラムにより制御される情報処理装置に関するものである。

従来、情報処理システムの中央処理装置におけるレジスタは、1個もしくは、2個のスタッカ用レジスタと、直列スタッカ演算には使用できない複数の汎用レジスタから構成されていた。この方式では、スタッカ演算を実現するためには、専

記のスタッカ専用レジスタと主記憶装置上のメモリを使用しなければならず、中央処理装置と主記憶装置間でデータの転送を必ず必要とした。

一方、近年情報処理システムにおいて、半導体の探索や、逆ポリッシュ表記された形式の実行等が必要となるスタッカ演算が急増してきた。

しかしながら、前述のスタッカ専用レジスタ方式では、スタッカ専用レジスタの個数が、スタッカ演算に必要なレジスタ数より少ないため、主記憶装置のメモリを使用してこの不足を補っていた。これにより、スタッカ演算の実行を円滑に実行できないという欠点があった。

本発明の目的は、このような点の欠点を除去せしめて、スタッカ演算のために必要とされる中央処理装置と主記憶装置間のデータ転送を回避するか、又はその転送回数をできるだけ少なくし、スタッカ演算処理を効率的に実現できるマイクロプログラム制御装置を提供することにある。

本発明によれば、複数のレジスタからなるレジスタ部を有し、演算部との間のデータ転送をマイ

クロプログラム命令により制御する演算システムにおいて、前記レジスタの選択を、前記マイクロプログラム命令により制御されるカウンタの内容により行なうことを特徴とするマイクロプログラム制御装置が特徴られる。

以下、本発明について実施例を示す図面を参照して説明する。

第1図は本発明の一実施例を示す構成図であり、本発明のマイクロプログラム制御装置は、制御部1、レジスタ部2、演算部3から構成され。制御部1は、マイクロプログラム記憶部10、マイクロプログラム命令選択部11、カウンタ12から成り、レジスタ部2は選択部21～23、レジスタ24～26からそれぞれ構成されることを示す。

まず、本発明のマイクロプログラム制御装置について概説する。

制御部1のマイクロプログラム命令選択部11は、マイクロプログラム記憶部10からマイクロプログラム一命令19を取り出し、その命令が、レジスタの内容に関する演算処理であり、カウン

- 3 -

択部D21が、演算部3での演算結果の出力データを設定すべきレジスタが、Dフィールド114とカウンタ12の内容により選択される。すなわち、選択部A23、選択部B22は、指定されたあるレジスタ24～26の内容を読み取りそのデータを演算部3に転送するものであり、選択部D21は、指定されたあるレジスタ24～26に、演算部3の結果データを設定するものである。

カウンタ12の値は、カウンタ変更フィールド115により制御される。つまり、カウンタ変更フィールド115の値が、その時点のカウンタ12の値に加算され新たなカウンタ値となる。

以上が、本発明のマイクロプログラム制御装置の概略的説明である。

次に、このマイクロプログラム制御装置によりスタック演算がどのようにして実現されるかの詳細な説明を行なう。

まず、第2図(a)、(b)、(c)、(d)を使って、スタック演算を説明する。

スタック演算は、現時点のスタックの先頭のもの

タ12の内容によるレジスタ選択を行なう命令(以下、この命令をレジスタ選択演算命令と呼ぶ)かどうかをマイクロプログラム命令19の命令フィールド111より判断する。もし、その命令19がレジスタ選択演算命令である時は、マイクロプログラム命令19のBフィールド113かまたは、リフィールド114で指定されるベースレジスタの値と、カウンタ12の値を、加算器13または14で加算した値に基づきレジスタ24～26の選択を行なう。この時Bフィールド113とリフィールド114のどちらを取出すかの決定は、命令フィールド111の内容で行なわれる。一方、Aフィールド112により、カウンタ12の内容とは独立に、レジスタ選択指定を行なうことができる。

ベースレジスタの値をBフィールド113から取り出すときは、選択部B22が、演算部3での演算処理の入力データとして、Bフィールド113とカウンタ12の内容により決定されるレジスタの内容を選択することを意味する。一方、ベースレジスタの値をDフィールドから取出すときは、選

- 4 -

を取り出すポップ演算(第2図(c)のデータXを取り第2図(d)とする演算)と、現時点のスタックの先頭のものの上に新たにデータを加えるプッシュ演算(第2図(e)にデータXをYの前に加えて第2図(f)とする演算)からなる。これらポップ演算とプッシュ演算は、本発明のマイクロプログラム制御装置を使って次のように実現される。

まず、初期状態として、カウンタ12に0が設定され、Bフィールド113とDフィールド114で指定されるベースレジスタは、レジオタ番号1のレジスタ24とするため、Bフィールド113とDフィールド114のいずれにも0(0=レジオタ番号-1)が設定される。この時、あるデータ名をスタックに加えるプッシュ命令は、リフィールド114に0を、カウンタ変更フィールド115に1をそれぞれ設定することにより実現される。すなわち、この指定の下で、まず、Dフィールド114の値(0)が、Dバス54、により、またカウンタ変更フィールド115の値(1)を加算したカウンタ値(1)がカウンタ値出し線56、によりそれぞれ加算器

- 5 -

14に伝送され、加算器14はこの加算結果( $1 = 0 + 1$ )を、Dバス54<sub>2</sub>を通して選択部D21に伝送する。選択部D21は、この値(1)に基づきレジスタ24を選択し、演算部3よりDバス54<sub>1</sub>を通して受け取ったデータZをこのレジスタ24に設定する。(第2図の(b)となる)

同様に、カウンタ変更フィールド115に1を設定し、カウンタ12の値を順次1づつ増加すなわち、値を2, 3と変せることにより、データY、データXがプッシュ命令により、レジスタ25, 26にそれぞれ設定され、第2図(b)を経て第2図(c)のスタックが形成される。この時点で、カウンタ12の内容は3となっている。次に、このスタックの先頭のデータXを取り出すポップ命令は、Bフィールド113に0を、カウンタ変更フィールド115に-1を、それぞれ設定することにより実現される。すなわち、まず、加算部13は、Bフィールド113の値(0)をBバス53<sub>1</sub>より、カウンタ12の値(3)をカウンタ値取出し部56<sub>2</sub>よりそれぞれ受け取り、これらを加算した結果を選択部

- 7 -

時のデータ転送処理が有効かつ効率的に実現される。

尚、本発明によればn個のレジスタをもつマイクロプログラム制御装置も同様に容易に構成できる。

#### 図面の簡単な説明

第1図は、本発明の一実施例を示す構成図、第2図(a), (b), (c), (d)は本発明によるスタック演算の説明図である。

図において、1…制御部、2…レジスタ部、3…演算部、12…カウンタ、19…マイクロプログラム命令、24, 25, 26…レジスタをそれぞれ示す。

代理人 齋藤一樹 様

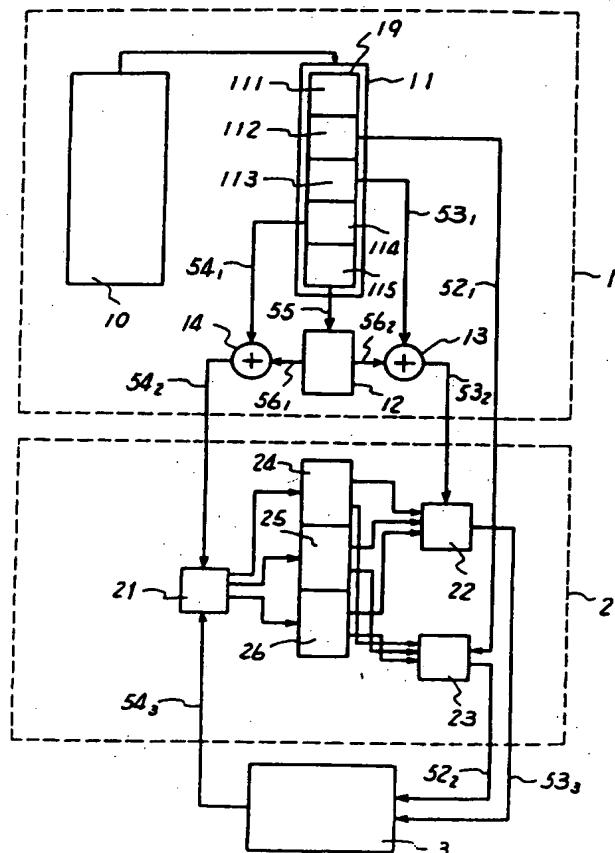
晋井謙  
印

B22に転送する。次に、選択部B22は、加算器13より受け取った値(3)に基づき、レジスタ26を選択し、レジスタ26の内容(データX)をBバス53<sub>1</sub>を通して演算部3に転送する。最後に、カウンタ12の値(3)にSTACK変更フィールド115の値(-1)を加算して、カウンタの値を新たに2(=3-1)とする。この結果第2図(d)となる。プッシュ命令とポップ命令では、カウンタ12の値を、マイクロプログラム命令のカウンタ変更フィールド115により更新するタイミングが異なる。すなわち、プッシュ命令では選択レジスタ決定の前に、カウンタ変更フィールド115によるカウンタ12の内容の変更を行なうが、ポップ命令では、選択レジスタ決定の後、カウンタ値の変更を行なう。

本発明によれば、従来の制御機構で、レジスタ選択用のカウンタ12を追加することにより、STACK演算用に、すべてのレジスタを使用することも可能となり、かつ、ポップ演算とプッシュ演算を一命令で実現することができ、STACK演算

- 8 -

第1図



第 2 図

(a) (b) (c) (d)

